

Analyse, dekomponering og rekonstruksjon av FPGA-konfigurasjoner for AHEAD

"Ambient Hardware, Embedded Architectures on Demand"

Ingar Hauge
NTNU, Trondheim

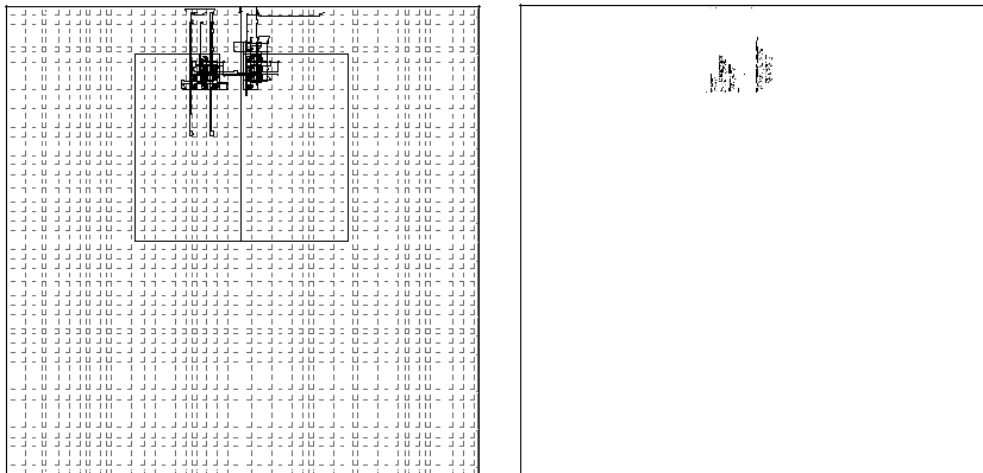
AHEAD står for "Ambient Hardware, Embedded Architectures on Demand" og er betegnelsen på et forskningsprosjekt igangsatt av professor Kjetil Svarstad ved institutt for elektronikk og telekommunikasjon ved NTNU. Våren 2006 har tre studenter skrevet masteroppgaver i tilknytning til prosjektet. Arbeidet med AHEAD vil bli videreført i en rekke prosjektoppgaver høsten 2006.

Utvikling av maskinvare for (re)programmerbar mikroelektronikk har tradisjonelt vært basert på bruk av proprietære DAK-verktøy på alle abstraksjonsnivå. Den tradisjonelle designflyten forutsetter at alle utviklingsaktivitetene er unnagjort pre-kjøretid, og at ferdiggenererte, udelelige konfigurasjonsfiler brukes for å konfigurere brikkene. De fleste systemer som benytter FPGA-teknologi i dag har derfor et begrenset utvalg forhåndsgenererte konfigurasjoner å velge mellom for å løse en oppgave.

I det siste har en del publikasjoner beskrevet systemer som åpner for sammensetting av FPGA-konfigurasjoner i kjøretid. Manipulasjonen av konfigurasjonsfilene foregår her uavhengig av verktøyene fra brikkeleverandøren, noe som bryter med den tradisjonelle designflyten.

Ved å splitte opp konfigurasjoner i mindre fragmenter ("kjerner" eller "cores"), og la brukeren å definere hvordan en konfigurasjon skal settes sammen, kan fleksibiliteten til FPGA-baserte systemer økes. Denne masteroppgaven tar for seg en sett med problemstillinger i forbindelse med analyse, oppsplitting, manipulasjon og sammenføring av konfigurasjonsfiler tilpasset en brikke fra FPGA-familien Xilinx Spartan-3.

For å muliggjøre oppsplitting og sammenføring av brukerdefinerte konfigurasjonsfiler i kjøretid, har en ny designflyt for FPGA-utvikling blitt foreslått. Et verktøy med navnet BITAnalyse har blitt utviklet for å understøtte den nye designflyten. BITAnalyse gjør det mulig å fremstille innholdet i en FPGA-konfigurasjonsfil som en todimensjonal matrise med bits kalt et *bitstrømkart*. Det blir vist at man, ved å kombinere funksjonalitet fra BITAnalyse med detaljerte retningslinjer for hvordan en kjerne skal implementeres, kan åpne for utbytting og flytting av kjerne ved å gjøre enkel manipulasjon direkte i slike kart.



Til venstre: bilde av en enkel digital krets, med to kjerne, lagt ut på FPGA.
Til høyre: bitstrømkart over innholdet i den tilhørende konfigurasjonsfilen.